

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of: **Seiichi BANDA, et al.**

XU P.13

11-25-01

Serial No.: **09/813,303**

ATTN: BOX MISSING PARTS

Filed: **March 21, 2001**

Group Art Unit: **2816**

O I P E For: **HIGH FREQUENCY CIRCUIT**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
Washington, D.C. 20231

Date: July 30, 2001

Sir:

The benefit of the filing dates of the following prior foreign applications is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

JAPANESE APPLICATION NO. 2000-083844, Filed March 24, 2000

JAPANESE APPLICATION NO. 2001-059428, Filed March 5, 2001

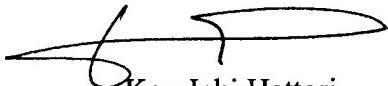
In support of these claims, the requisite certified copies of said original foreign application are filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said documents.

In the event that any fees are due in connection with this paper, please charge our Deposit
Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, WESTERMAN, HATTORI,
MCLELAND & NAUGHTON, LLP



Ken-Ichi Hattori
Attorney for Applicants
Reg. No. 32, 861

Atty. Docket No. 010377
1725 K Street, N.W., Suite 1000
Washington, DC 20006
Tel: (202) 659-2930
Fax: (202) 887-0357
KH/l



日本特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application:

2000年 3月24日

出願番号

Application Number:

特願2000-083844

出願人

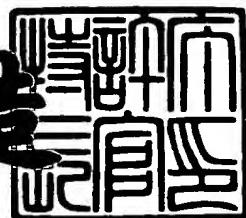
Applicant(s):

三洋電機株式会社

2001年 2月 2日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3004325

【書類名】 特許願
【整理番号】 NBC0992146
【提出日】 平成12年 3月24日
【あて先】 特許庁長官殿
【国際特許分類】 H03F 3/04
【発明者】
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
【氏名】 馬場 清一
【発明者】
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
【氏名】 貝崎 康裕
【特許出願人】
【識別番号】 000001889
【氏名又は名称】 三洋電機株式会社
【代理人】
【識別番号】 100098305
【弁理士】
【氏名又は名称】 福島 祥人
【電話番号】 06-6330-5625
【手数料の表示】
【予納台帳番号】 032920
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9403774

特2000-083844

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 高周波回路

【特許請求の範囲】

【請求項1】 入力信号を受ける第1の端子を有しつつ第2の端子および第3の端子を有するトランジスタと、

前記トランジスタの前記第2の端子と電源電圧を受ける電源端子との間に接続される第1の回路と、

前記トランジスタの前記第3の端子と接地電位を受ける接地端子との間に接続される第2の回路とを備え、

前記第1および第2の回路の少なくとも一方が1または複数の薄膜抵抗を含むことを特徴とする高周波回路。

【請求項2】 前記第1および第2の回路の少なくとも一方は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗との直列接続を含むことを特徴とする請求項1記載の高周波回路。

【請求項3】 前記第1および第2の回路の少なくとも一方は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗との並列接続を含むことを特徴とする請求項1記載の高周波回路。

【請求項4】 前記1または複数の薄膜抵抗は、所定の周波数での表皮深さの3倍よりも小さい膜厚を有することを特徴とする請求項1～3のいずれかに記載の高周波回路。

【請求項5】 前記1または複数の薄膜抵抗は、前記所定の周波数での表皮深さ以下の膜厚を有することを特徴とする請求項4記載の高周波回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、トランジスタを含む高周波回路に関する。

【0002】

【従来の技術】

従来より、バイポーラトランジスタを用いた増幅器等の種々の高周波回路が用

いられている。図8はバイポーラトランジスタを用いた従来のエミッタ接地型広帯域増幅器の回路図である。

【0003】

図8の増幅器は、バイポーラトランジスタ（以下、トランジスタと略記する）200、抵抗11, 12, 13, 14, 15およびコンデンサ16, 17, 18により構成される。トランジスタ200のベースはノードN11に接続され、ノードN11はコンデンサ16を介して入力端子NIに接続されている。抵抗11は電源電圧 V_{CC} を受ける電源端子とノードN11との間に接続され、抵抗12はノードN11と接地端子との間に接続されている。

【0004】

トランジスタ200のコレクタは、抵抗13を介して電源端子に接続され、かつコンデンサ17を介して出力端子NOに接続されている。トランジスタ200のエミッタは、抵抗14を介して接地端子に接続され、かつ抵抗15およびコンデンサ18を介して接地端子に接続されている。入力端子NIに入力信号が与えられ、出力端子NOから増幅された出力信号が出力される。

【0005】

図8のトランジスタ200の直流バイアス点は抵抗11の抵抗値 R_1 、抵抗12の抵抗値 R_2 、抵抗13の抵抗値 R_C 、抵抗14の抵抗値 R_E および電源電圧 V_{CC} により定められる。トランジスタ200の直流バイアス点として、ベース電圧 V_B 、エミッタ電圧 V_E 、コレクタ電圧 V_C およびコレクタ電流 I_C を考える。まず、ベース電圧 V_B は次式のようになる。

【0006】

$$V_B = R_2 \cdot V_{CC} / (R_1 + R_2) \quad \cdots (1)$$

また、エミッタ電圧 V_E は次式のようになる。

【0007】

$$V_E = V_B - V_{BE} \quad \cdots (2)$$

ここで、 V_{BE} はベース・エミッタ間電圧である。通常ベース・エミッタ間電圧 V_{BE} は一定であり、約0.6~0.7Vとなる。さらに、エミッタ電流 I_E は次式のようになる。

【0008】

$$I_E = V_E / R_E \quad \cdots (3)$$

ベース電流 I_B はコレクタ電流 I_C およびエミッタ電流 I_E に比べて非常に小さい値となり、通常、コレクタ電流 I_C およびエミッタ電流 I_E の $1/100$ 程度である。そのため、 $I_E = I_C$ と近似できる。したがって、次式（4）が成立する。

【0009】

$$V_C = V_{CC} - I_C \cdot R_C \quad \cdots (4)$$

図8の増幅器において、 $V_{CC} = 15$ [V]、 $V_{BE} = 0.6$ [V]、 $R_1 = 100$ [$k\Omega$]、 $R_2 = 12$ [$k\Omega$]、 $R_E = 1$ [$k\Omega$]、 $R_C = 10$ [$k\Omega$] とすれば、トランジスタ200の直流バイアス点は、 $V_B = 1.6$ [V]、 $V_E = 1.0$ [V]、 $I_E = I_C = 1.0$ [mA]、 $V_C = 5$ [V] となる。

【0010】

次に、図8の増幅器の電圧利得について考察する。トランジスタ200のエミッタ側に挿入されたコンデンサ18の容量値 C_E が大きく、そのインピーダンスが十分に小さいとすれば、増幅器の低周波領域での電圧利得 A_V は次式で表される。

【0011】

$$A_V = R_C / R_X \quad \cdots (5)$$

ここで、 R_X は並列接続された抵抗14、15からなる合成抵抗値であり、次式のようになる。

【0012】

$$R_X = R_E \cdot R_{EE} / (R_E + R_{EE})$$

上式（5）から増幅器の低周波領域での電圧利得 A_V は、抵抗13の抵抗値 R_C と、並列接続された抵抗14、15の合成抵抗値 R_X との比により決定され、直流バイアス点の値によらない。上記のバイアス条件では、直流時の電圧利得 A_V は10であるが、例えば抵抗15の抵抗値 R_{EE} を $1 k\Omega$ とすれば、低周波領域での電圧利得 A_V は20となる。

【0013】

【発明が解決しようとする課題】

しかしながら、上記の増幅器において、低周波領域での電圧利得 A_V の低下を抑えるためには、大きな容量値 C_E を有するコンデンサ18を用いる必要がある。そのため、図8の増幅器を集積回路により構成する場合、コンデンサ18として単位面積当たりの容量値が比較的高いMIM（金属－絶縁体－金属）構造のコンデンサを用いても、占有面積が大きくなり、小型化を図れない。

【0014】

また、実際の増幅器では、ミラー効果が発生することにより、高周波領域での利得が低下する。ここで、ミラー効果とは、増幅器の入力端子および出力端子にコンデンサが接続された場合、その容量値が小さい場合でも、入力側から見れば大きな容量値を有するコンデンサが接続されていることと等価になるという現象である。

【0015】

通常、バイポーラトランジスタには、ベース・コレクタ間に内部寄生容量が存在し、この内部寄生容量の容量値がミラー効果により増大することになる。そして、ベース寄生抵抗等のトランジスタの内部抵抗と、ミラー効果により等価的に増大した内部寄生容量とがローパスフィルタを形成し、高周波領域での利得を低下させる等の悪影響を与える。

【0016】

ここで、図8の増幅器におけるミラー効果の影響を説明する。図9はトランジスタをハイブリッドπ型等価回路で表した場合の増幅器の等価回路図である。また、図10はミラー効果を考慮した場合の増幅器の等価回路図である。

【0017】

図9および図10において、 r_b 、 r_π はトランジスタ200の内部寄生抵抗で表し、 C_π および C_C はトランジスタ200の内部寄生容量を表す。ベース・コレクタ間の内部寄生容量 C_C は、ミラー効果により $(A_V + 1)$ 倍された容量値となる。これにより、増幅器の電圧利得の周波数特性 $A_V(f)$ は近似的に次式で表される。

【0018】

$$A_V(f) = A_V / (1 + j \omega C_T r_T) \quad \cdots (6)$$

ここで、 f は周波数、 ω は角周波数である。また、上式 (6) の C_T および r_T は次式で表される。

【0019】

$$C_T = C \pi + C_C (1 + g_m R_L) = C \pi + (1 + A_V) \cdot C_C$$

$$r_T = r_b \cdot r_\pi / (r_b + r_\pi)$$

ここで、 g_m はトランジスタ 200 の相互インダクタンスである。また、低周波領域での電圧利得 A_V に比べて 3 dB ($= 1/\sqrt{2}$) に低下する周波数 f_C は次式 (7) で与えられる。

【0020】

$$f_C = 1 / (2 \pi C_T r_T) \quad \cdots (7)$$

このように、広帯域増幅器の周波数特性は周波数 f_C で制限されることが多い。上式 (7) を用いて上式 (6) を書き換えると次式のようになる。

【0021】

$$|A_V(f)| = A_V / \{1 + (f/f_C)^2\} \quad \cdots (8)$$

上式 (8) から、周波数が高くなると電圧利得が低下する。この高周波領域での利得の低下をコンデンサ 18 の容量値 C_E を調整することにより補償すると、低周波領域での利得が低下するという問題がある。

【0022】

本発明の目的は、占有面積の大きなコンデンサを用いることなく、かつ低周波領域での利得を低下させずに、高周波領域での利得を制御することができる高周波回路を提供することである。

【0023】

【課題を解決するための手段および発明の効果】

本発明に係る高周波回路は、入力信号を受ける第 1 の端子を有しつつ第 2 の端子および第 3 の端子を有するトランジスタと、トランジスタの第 2 の端子と電源電圧を受ける電源端子との間に接続される第 1 の回路と、トランジスタの第 3 の端子と接地端子との間に接続される第 2 の回路とを備え、第 1 および第 2 の回路の少なくとも一方が 1 または複数の薄膜抵抗を含むものである。

【0024】

薄膜抵抗は、比較的膜厚が薄く、周波数が高くなると表皮効果により抵抗値が増大するという特性を有する。ここで、表皮効果とは、導体または抵抗体に高周波電流が流れる場合に、その高周波電流が表面部分に集中して流れる現象をいう。この表皮効果を表す指標に表皮深さがある。表皮深さ δ は次式で表される。

【0025】

【数1】

$$\delta = \sqrt{\frac{1}{\pi \mu_0 \sigma f}} \quad \dots \quad (9)$$

【0026】

ここで、 μ_0 は真空中の透磁率 ($= 4 \pi \times 10^{-7}$) であり、 σ は薄膜抵抗の材料の導電率、 ρ は薄膜抵抗の材料の抵抗率である。

【0027】

例えば、薄膜抵抗を Au (金) により形成した場合、周波数 20 GHz での表皮深さ δ は約 $1 \mu m$ となる。ある特定の周波数における薄膜抵抗の抵抗値は膜厚が大きくなるにしたがって減少し、表皮深さの約 3 倍の膜厚でほぼ飽和する。すなわち、薄膜抵抗の膜厚を表皮深さ程度に設定すれば、周波数によって抵抗値が変化する抵抗が実現できる。薄膜抵抗の表面抵抗は次式で表される。

【0028】

【数2】

$$R_s(f) = \frac{\sqrt{\pi \mu_0 \sigma f} \times \rho}{1 - e \times p (-t \sqrt{\pi \mu_0 \sigma f})} \quad \dots \quad (10)$$

【0029】

ここで、 t は薄膜抵抗の膜厚である。上式 (10) から、薄膜抵抗の表面抵抗は材料に特有な導電率 σ および膜厚 t をパラメータとする周波数依存性を有する。

【0030】

本発明に係る高周波回路においては、トランジスタの第2の端子と電源端子との間に接続される第1の回路およびトランジスタの第3の端子と接地端子との間に接続される第2の回路のうち少なくとも一方が1または複数の薄膜抵抗を含む。それにより、第1および第2の回路の少なくとも一方の抵抗値が周波数依存性を有する。その結果、高周波領域でのトランジスタの利得が周波数に依存する。したがって、占有面積の大きなコンデンサを用いることなく、かつ低周波領域での利得を低下させずに、高周波領域での利得を制御することができる。

【0031】

第1および第2の回路の少なくとも一方は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗との直列接続を含んでもよい。

【0032】

この場合、薄膜抵抗と周波数依存性を有さない抵抗との組み合わせにより任意の周波数特性を得ることができる。

【0033】

第1および第2の回路の少なくとも一方は、1または複数の薄膜抵抗と周波数依存性を有さない1または複数の抵抗との並列接続を含んでもよい。

【0034】

この場合、薄膜抵抗と周波数依存性を有さない抵抗との組み合わせにより任意の周波数特性を得ることができる。

【0035】

1または複数の薄膜抵抗は、所定の周波数での表皮深さの3倍よりも小さい膜厚を有してもよい。この場合、表皮効果により薄膜抵抗の抵抗値が周波数に依存する。それにより、所定の周波数での利得を制御することができる。

【0036】

1または複数の薄膜抵抗は、所定の周波数での表皮深さ以下の膜厚を有してもよい。この場合、薄膜抵抗の抵抗値が顕著な周波数依存性を有するので、所定の周波数での利得を十分に制御することができる。

【0037】

【発明の実施の形態】

以下、本発明に係る高周波回路の一例として広帯域増幅器について説明する。

【0038】

(1) 第1の実施の形態

図1は本発明の第1の実施の形態におけるエミッタ接地型広帯域増幅器の回路図である。

【0039】

図1の増幅器は、NPN型バイポーラトランジスタ（以下、トランジスタと略記する）100、抵抗1、2、第1の回路3、第2の回路4およびコンデンサ5、6により構成される。本実施の形態では、第1の回路3が電圧利得の周波数特性を補償する補償回路として働く。

【0040】

抵抗1、2は、周波数依存性をほとんど無視できる半導体抵抗等により形成される。第1の回路3は、周波数依存性を有する薄膜抵抗30により構成される。また、第2の回路4は、周波数依存性をほとんど無視できる半導体抵抗40により構成される。薄膜抵抗30は、例えば金属または金属化合物の薄膜からなる。また、半導体抵抗40は、例えば、半導体に不純物をイオン注入することにより形成される。

【0041】

トランジスタ100のベースはノードN1に接続され、ノードN1はコンデンサ5を介して入力端子NIに接続されている。抵抗1は電源電圧 V_{cc} を受ける電源端子とノードN1との間に接続され、抵抗2はノードN1と接地端子との間に接続されている。トランジスタ100のコレクタは、第1の回路3を介して電源端子に接続され、かつコンデンサ6を介して出力端子NOに接続されている。トランジスタ100のエミッタは、第2の回路4を介して接地端子に接続されている。入力端子NIには入力信号が与えられ、出力端子NOからは増幅された出力信号が出力される。

【0042】

図1の増幅器においては、トランジスタ100の直流バイアス点は、電源電圧 V_{cc} 、抵抗1の抵抗値 R_1 、抵抗2の抵抗値 R_2 、第2の回路4の半導体抵抗4

0の抵抗値 R_E および第1の回路3の薄膜抵抗30の直流時の抵抗値 R_{S0} で決まる。薄膜抵抗30の直流時の抵抗値 R_{S0} は次式で表される。

【0043】

$$R_{S0} = L / (W \cdot t \cdot \sigma) \quad \dots (11)$$

ここで、 σ は薄膜抵抗30の材料の導電率、Lは薄膜抵抗30の長さ、Wは薄膜抵抗30の幅、tは薄膜抵抗30の膜厚である。このように、薄膜抵抗30の直流時の抵抗値 R_{S0} は、薄膜抵抗30の材料（導電率 σ ）および形状（長さL、幅Wおよび膜厚t）で与えられる。上記の抵抗値 R_1 、 R_2 、 R_E 、 R_{S0} を用いて直流バイアスを決定する。

【0044】

また、高周波領域での電圧利得 $A_V(f)$ は次式で表される（IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, VOL37, NO.10, OCTOBER 1989, pp.241-247参照）。

【0045】

【数3】

$$A_V(f) = \frac{RN_1(f)}{RN_2(f)} = \frac{R_S(f)}{R_E} \\ = \frac{\sqrt{\pi \mu_0 \sigma f} \rho / \left(1 - e \times p (-t \sqrt{\pi \mu_0 \sigma f}) \right)}{R_E} \times \frac{L}{W}$$

・・・ (12)

【0046】

ここで、 $RN_1(f)$ は第1の回路3を構成する抵抗の合成抵抗値であり、 $RN_2(f)$ は第2の回路4を構成する抵抗の合成抵抗値である。本実施の形態では、第1の回路3の合成抵抗値 $RN_1(f)$ は薄膜抵抗30の抵抗値 $R_S(f)$ となり、第2の回路4の合成抵抗値 $RN_2(f)$ は半導体抵抗40の抵抗値 R_E となる。 f は周波数であり、 μ_0 は真空中の透磁率($= 4\pi \times 10^{-7}$)であり、 σ は薄膜抵抗30の材料の導電率、 ρ は薄膜抵抗30の材料の抵抗率である。

【0047】

上式（12）から増幅器の電圧利得 $A_V(f)$ は、薄膜抵抗 30 の材料（導電率 σ ）および形状（長さ L 、幅 W および膜厚 t ）に依存することがわかる。したがって、薄膜抵抗 30 の材料および形状を変更することにより所望の電圧利得 $A_V(f)$ を得ることができる。

【0048】

ある特定の周波数での電圧利得 $A_V(f)$ の低下を補償する場合には、薄膜抵抗 30 の膜厚をその周波数での表皮深さの 3 倍よりも小さく設定する。好ましくは、薄膜抵抗 30 の膜厚を補償すべき周波数での表皮深さ以下に設定する。それにより、その周波数での電圧利得 $A_V(f)$ の低下を補償することができる。

【0049】

図2は薄膜抵抗 30 の抵抗値の周波数依存性の一例を示す図である。本例では、薄膜抵抗 30 の材料として、安定性に優れた Ta (タンタル) 系の Ta_2N (窒化タンタル) を用いた。 Ta_2N の抵抗率 ρ は $250 \times 10^{-6} \Omega \text{ cm}$ である。薄膜抵抗 30 の膜厚 t は $0.5 \mu\text{m}$ 、幅 W は $1 \mu\text{m}$ 、長さ L は $2000 \mu\text{m}$ である。

【0050】

図2に示すように、薄膜抵抗 30 の抵抗値は、 1MHz で約 $10 \text{k}\Omega$ となり、 1GHz で約 $11 \text{k}\Omega$ となり、 10GHz で約 $13.4 \text{k}\Omega$ に変化する。

【0051】

図3は第1の実施の形態の増幅器における電圧利得の周波数特性を示す図である。図3において、実線は本実施の形態の増幅器における電圧利得の周波数依存性を示し、破線は図1の増幅器において薄膜抵抗 30 からなる第1の回路3の代わりに周波数依存性を有さない通常の抵抗を用いた場合の電圧利得の周波数依存性を示す。この場合の高域遮断周波数 f_C は 5GHz である。

【0052】

第1の回路3の薄膜抵抗 30 の抵抗値 $R_S(f)$ は図2の周波数依存性を有する。第2の回路4の半導体抵抗 40 の抵抗値 R_E は $1 \text{k}\Omega$ とした。

【0053】

図3に示すように、図1のトランジスタ100のコレクタと電源端子との間に通常の抵抗を用いた場合には、1GHz以上の高周波領域でミラー効果により電圧利得が低下している。これに対して、トランジスタ100のコレクタと電源端子との間に薄膜抵抗30からなる第1の回路3を用いた場合には、1GHz以上の高周波領域での利得の低下が改善されている。

【0054】

このように本実施の形態の増幅器においては、第1の回路3を薄膜抵抗30により構成することにより、集積回路上で占有面積が大きくかつプロセスが複雑なMIM構造のコンデンサを用いることなく、かつ低周波領域での電圧利得を低下させずに、電圧利得の周波数特性を制御することが可能となる。

【0055】

この場合、電圧利得の周波数特性は、薄膜抵抗30の材料および形状により決定される。したがって、薄膜抵抗30の材料および形状を変更することにより、特定の周波数において所望の電圧利得を設定することができる。

【0056】

(2) 第2の実施の形態

次に、本発明の第2の実施の形態におけるエミッタ接地型広帯域増幅器について説明する。第2の実施の形態の増幅器が図1の増幅器と異なるのは、第1の回路3が図4(a)に示すように1つの薄膜抵抗31と1つの半導体抵抗32との直列接続により構成されている点である。半導体抵抗32は、周波数依存性をほとんど有さない。本実施の形態の増幅器の他の部分の構成は、図1に示した増幅器の構成と同様である。

【0057】

本実施の形態では、上式(12)中の第1の回路3の合成抵抗値RN₁(f)は次式で表される。

【0058】

$$RN_1(f) = R_S(f) + R \quad \dots (13)$$

ここで、R_S(f)は薄膜抵抗31の抵抗値であり、Rは半導体抵抗32の抵抗値である。

【0059】

図5は第2の実施の形態の増幅器における電圧利得の周波数特性を示す図である。図5において、実線は本実施の形態の増幅器における電圧利得の周波数依存性を示し、破線は図1の増幅器の第1の回路3の代わりに周波数依存性を有さない通常の抵抗を用いた場合の電圧利得の周波数依存性を示す。この場合の高域遮断周波数は5GHzである。

【0060】

ここでは、薄膜抵抗31の材料はTa₂Nとした。この場合、Ta₂Nの抵抗率ρは $250 \times 10^{-6} \Omega \text{ cm}$ である。薄膜抵抗31の膜厚tを0.5μmとし、幅Wを1μmとし、長さLを1000μmとした。また、半導体抵抗32の抵抗値Rを5kΩとした。さらに、第2の回路4の半導体抵抗40の抵抗値R_Eを1kΩとした。

【0061】

図5に示すように、トランジスタ100のコレクタと電極端子との間に図4(a)の薄膜抵抗31と半導体抵抗32との直列接続からなる第1の回路3を用いた場合には、通常の抵抗を用いた場合に比べて1GHz以上の高周波領域で電圧利得の低下が改善されている。

【0062】

このように、本実施の形態の増幅器においては、第1の回路3を薄膜抵抗31と半導体抵抗32との直列接続により構成することにより、集積回路上で占有面積が大きくかつプロセスが複雑なMIM構造のコンデンサを用いることなく、かつ低周波領域での電圧利得を低下させずに、電圧利得の周波数特性を制御することが可能となる。

【0063】

この場合、電圧利得の周波数特性は、薄膜抵抗31の材料および形状により決定される。したがって、薄膜抵抗31の材料および形状を変更することにより、特定の周波数において所望の電圧利得を設定することができる。

【0064】

なお、本実施の形態の増幅器において、第1の回路3を図4(b)に示すよう

に複数の薄膜抵抗33, 34の直列接続により構成してもよい。また、本実施の形態の増幅器において、第1の回路3を図4(c)に示すように複数の薄膜抵抗35, 36と複数の半導体抵抗37, 38との直列接続により構成してもよい。

【0065】

さらに、図4(a)の半導体抵抗32または図4(c)の半導体抵抗37, 38の代わりに周波数依存性をほとんど有さない他の抵抗を用いてもよい。

【0066】

このように、1または複数の薄膜抵抗と周波数依存性をほとんど有さない1または複数の抵抗とを任意に直列接続することにより、増幅器において種々の周波数特性を得ることができる。

【0067】

(3) 第3の実施の形態

次に、本発明の第3の実施の形態におけるエミッタ接地型広帯域増幅器について説明する。第3の実施の形態の増幅器が図1の増幅器と異なるのは、第1の回路3が図6(a)に示すように薄膜抵抗31と半導体抵抗32との並列接続により構成されている点である。半導体抵抗32は、周波数依存性をほとんど有さない。本実施の形態の増幅器の他の部分の構成は、図1に示した増幅器の構成と同様である。

【0068】

本実施の形態では、上式(12)中の第1の回路3の合成抵抗値RN₁(f)は次式で表される。

【0069】

$$RN_1 = R_S(f) \times R / (R_S(f) + R) \quad \dots (14)$$

ここで、R_S(f)は薄膜抵抗31の抵抗値であり、Rは半導体抵抗32の抵抗値である。

【0070】

図7は本実施の形態の増幅器における電圧利得の周波数特性を示す図である。図7において、実線は本実施の形態の増幅器における電圧利得の周波数依存性を示し、破線は図1の増幅器の第1の回路3の代わりに周波数依存性を有さない通

常の抵抗を用いた場合の電圧利得の周波数依存性を示す。この場合の高域遮断周波数は 5 GHz である。

【0071】

ここでは、薄膜抵抗 31 の材料を Ta₂N とした。この場合、Ta₂N の抵抗率 ρ は $250 \times 10^{-6} \Omega \text{ cm}$ である。薄膜抵抗 31 の膜厚 t を $0.5 \mu\text{m}$ とし、幅 W を $1 \mu\text{m}$ とし、長さ L を $4000 \mu\text{m}$ とした。また、半導体抵抗 32 の抵抗値 R を $20 \text{ k}\Omega$ とした。さらに、第 2 の回路 4 の半導体抵抗 40 の抵抗値 R_E を $1 \text{ k}\Omega$ とした。

【0072】

図 7 に示すように、トランジスタ 100 のコレクタと電源端子との間に薄膜抵抗 31 と半導体抵抗 32 との並列接続からなる第 1 の回路 3 を用いた場合には、通常の抵抗を用いた場合に比べて 1 GHz 以上の高周波領域での電圧利得の低下が改善されている。

【0073】

このように、本実施の形態の増幅器においては、第 1 の回路 3 を薄膜抵抗 31 と半導体抵抗 32 との並列接続により構成することにより、集積回路上で占有面積が大きくかつプロセスが複雑な MIM 構造のコンデンサを用いることなく、かつ低周波領域での電圧利得を低下させずに、電圧利得の周波数特性を制御することが可能となる。

【0074】

この場合、電圧利得の周波数特性は、薄膜抵抗 31 の材料および形状により決定される。したがって、薄膜抵抗 31 の材料および形状を変更することにより、特定の周波数において所望の電圧利得を設定することができる。

【0075】

なお、本実施の形態の増幅器において、第 1 の回路 3 を図 6 (b) に示すように複数の薄膜抵抗 33, 34 の並列接続により構成してもよい。また、本実施の形態の増幅器において、第 1 の回路 3 を図 6 (c) に示すように複数の薄膜抵抗 35, 36 と複数の半導体抵抗 37, 38 との並列接続により構成してもよい。

【0076】

さらに、図6(a)の半導体抵抗32または図6(c)の半導体抵抗37, 38の代わりに周波数依存性をほとんど有さない他の抵抗を用いてもよい。

【0077】

このように、1または複数の薄膜抵抗と周波数依存性をほとんど有さない1または複数の抵抗とを任意に並列接続することにより、増幅器において種々の周波数特性を得ることができる。

【0078】

(4) 他の構成例

上記第2および第3の実施の形態では、第1の回路3が薄膜抵抗と半導体抵抗との直列接続または薄膜抵抗と半導体抵抗との並列接続により構成されているが、第1の回路3の構成は、上記実施の形態の構成に限定されず、少なくとも1つの薄膜抵抗を含む他の回路構成を用いてもよい。

【0079】

また、上記第1、第2および第3の実施の形態では、第1の回路3が少なくとも1つの薄膜抵抗により構成されているが、第2の回路4を第1の実施の形態の第1の回路3と同様に1つの薄膜抵抗により構成してもよく、第2の実施の形態の第1の回路3と同様に薄膜抵抗と半導体抵抗との直列接続により構成してもよく、第3の実施の形態の第1の回路3と同様に薄膜抵抗と半導体抵抗との並列接続により構成してもよい。

【0080】

さらに、第1の回路3または第4の回路4を1または複数の薄膜抵抗と1または複数の半導体抵抗との直列接続および並列接続の組み合わせにより構成してもよい。

【0081】

また、第1の回路3および第2の回路4の両方を少なくとも1つの薄膜抵抗により構成してもよい。

【0082】

例えば、上式(7)に示した周波数 f_C においてトランジスタ100のコレクタと電源端子との間の抵抗値を第1の回路3により $\sqrt{2}$ 倍にし、またはトランジ

スタ100のエミッタと接地端子との間の抵抗値を第2の回路4により $1/\sqrt{2}$ 倍に設定することにより、3dBの電圧利得の低下を補償することができる。

【0083】

1または複数の薄膜抵抗および1または複数の半導体抵抗を任意に組み合わせることにより、周波数特性が複雑に制御された増幅器を実現することもできる。

【0084】

また、上記第1、第2および第3の実施の形態では、第1の回路3を薄膜抵抗により構成することにより、高周波領域での電圧利得の低下を補償しているが、薄膜抵抗を用いることにより所望の周波数での電圧利得を低下させることも可能である。

【0085】

さらに、上記第1、第2および第3の実施の形態では、本発明をエミッタ接地型広帯域増幅器に適用した場合について説明したが、本発明は増幅器に限らず種々の高周波回路に適用することができる。その場合、高周波回路の周波数特性を制御することができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態におけるエミッタ接地型広帯域増幅器の構成を示す回路図である。

【図2】

図1の増幅器に用いられる薄膜抵抗の抵抗値の周波数依存性を示す図である。

【図3】

図1の増幅器における電圧利得の周波数特性を示す図である。

【図4】

本発明の第2の実施の形態におけるエミッタ接地型広帯域増幅器の第1の回路の構成を示す図である。

【図5】

第2の実施の形態の増幅器における電圧利得の周波数特性を示す図である。

【図6】

本発明の第3の実施の形態におけるエミッタ接地型広帯域増幅器の第1の回路の例を示す回路図である。

【図7】

第3の実施の形態の増幅器における電圧利得の周波数特性を示す図である。

【図8】

従来のエミッタ接地型広帯域増幅器の構成を示す回路図である。

【図9】

トランジスタをハイブリッド π 型等価回路で表した場合の図8の増幅器の等価回路図である。

【図10】

図8の増幅器のミラー効果を考慮した場合の等価回路図である。

【符号の説明】

1, 2 抵抗

3 第1の回路

4 第2の回路

5, 6 コンデンサ

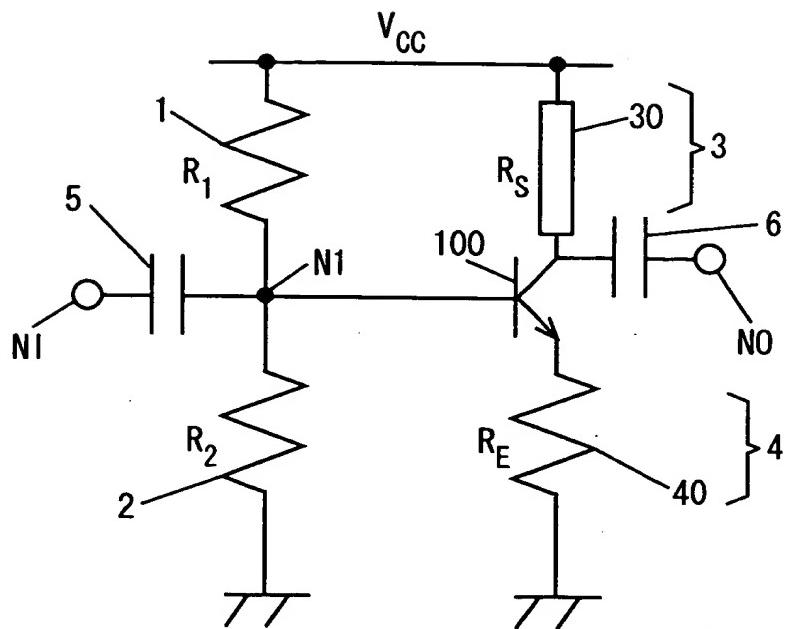
30, 31, 33, 34, 35, 36 薄膜抵抗

32, 37, 38, 40 半導体抵抗

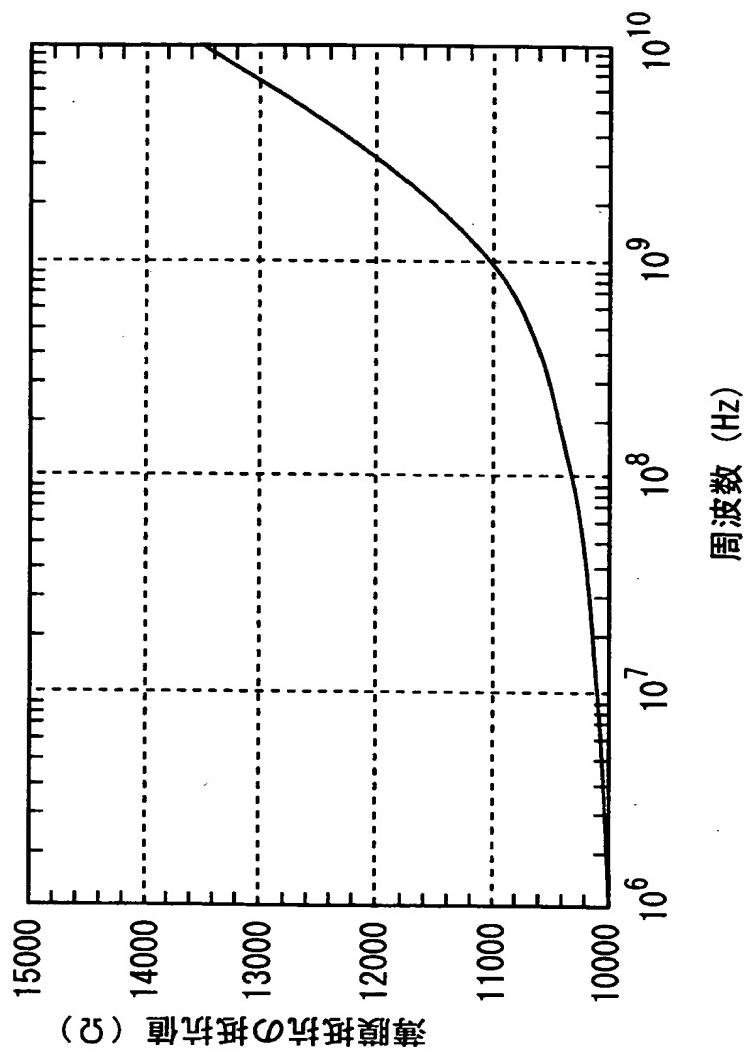
100 バイポーラトランジスタ

【書類名】 図面

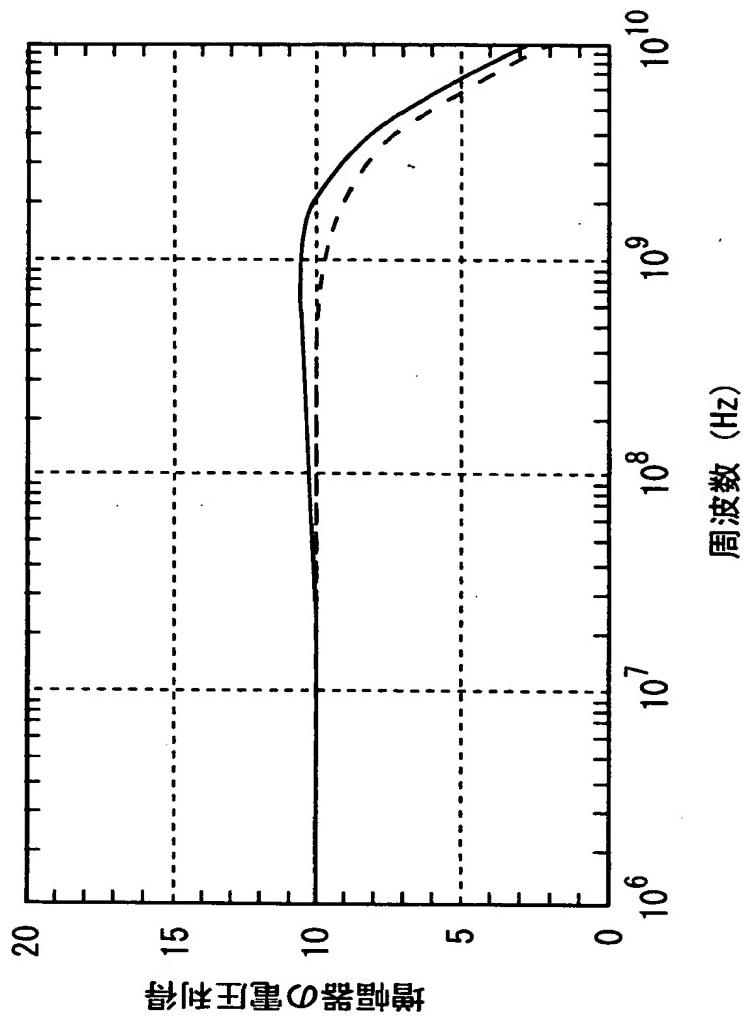
【図1】



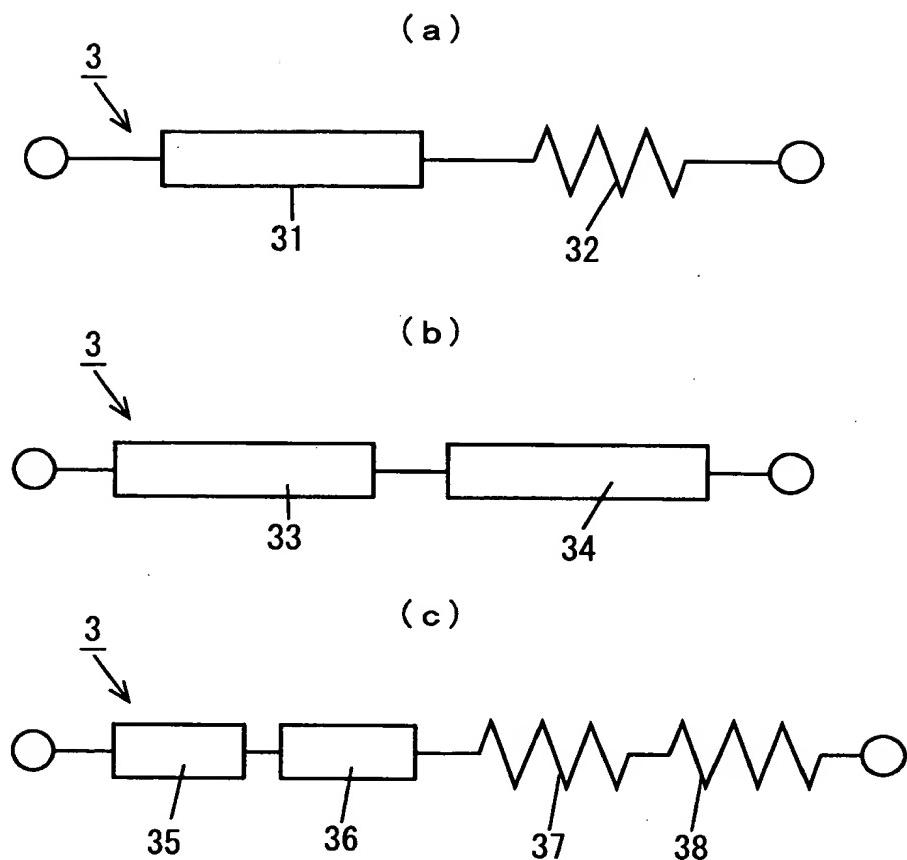
【図2】



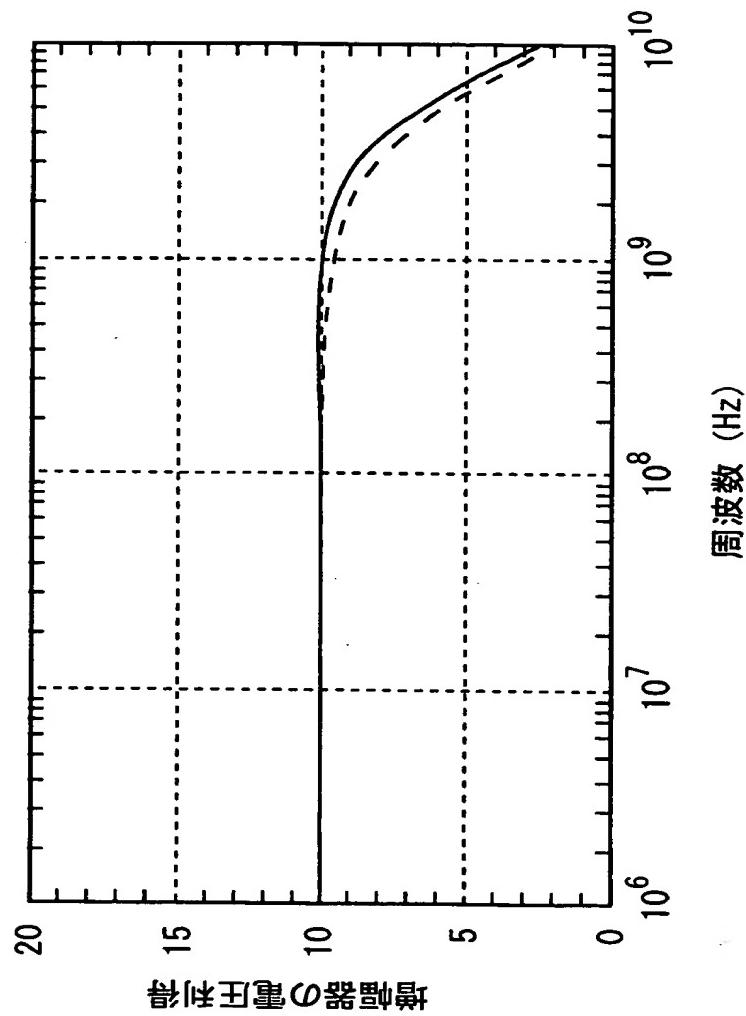
【図3】



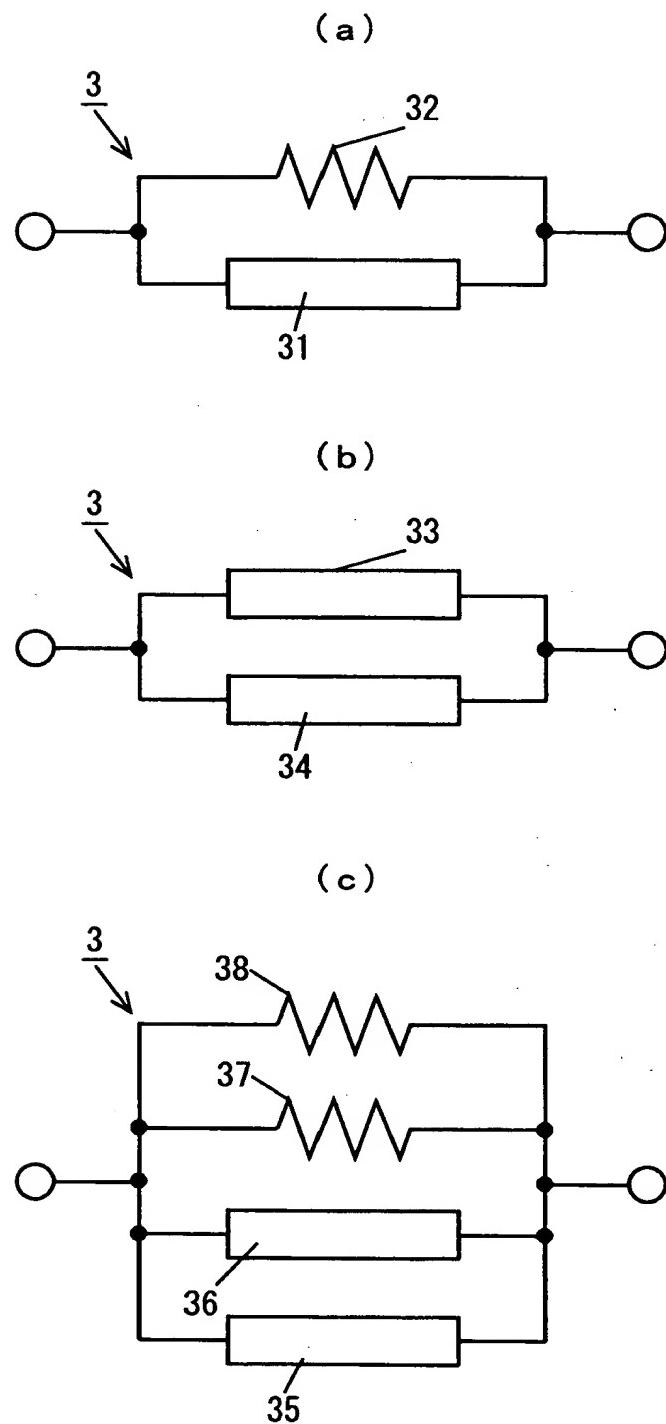
【図4】



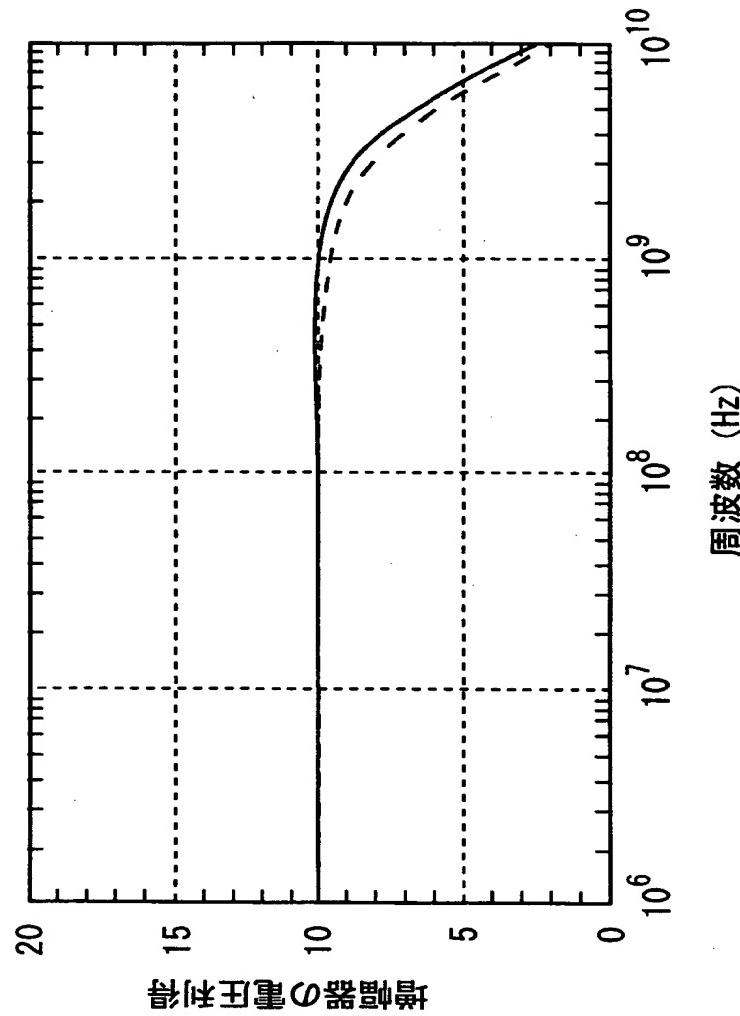
【図5】



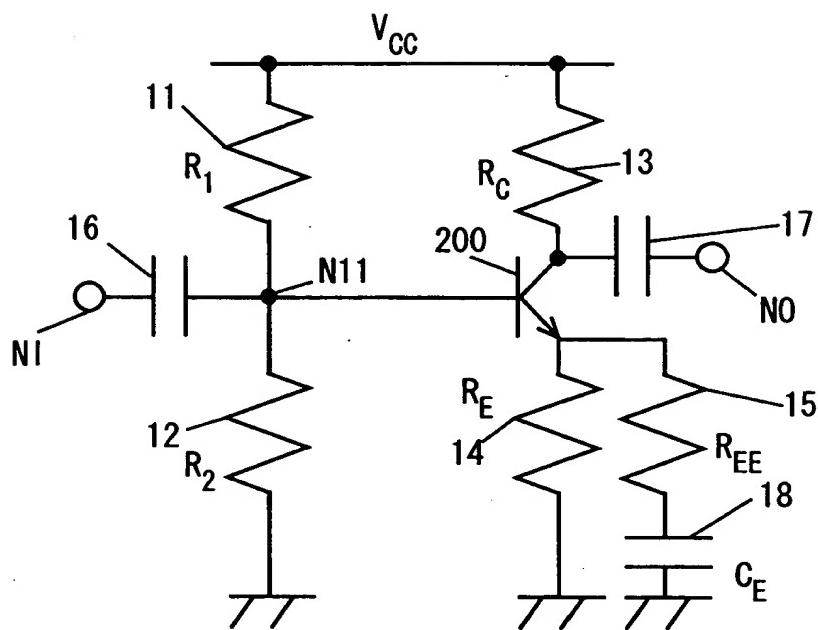
【図6】



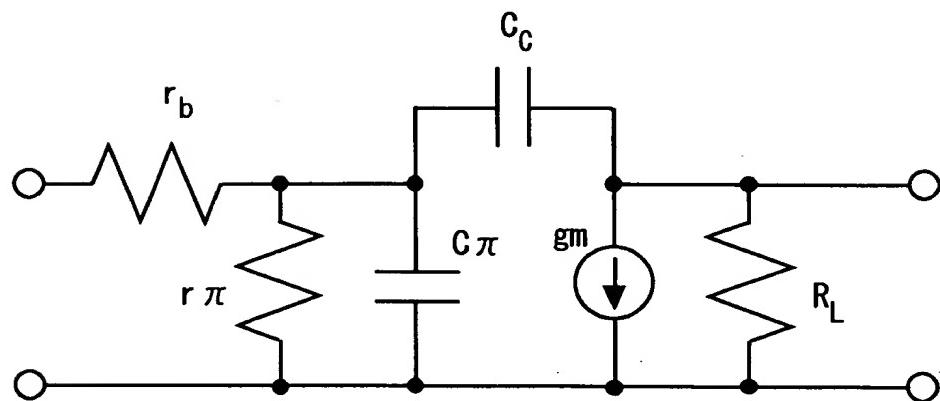
【図7】



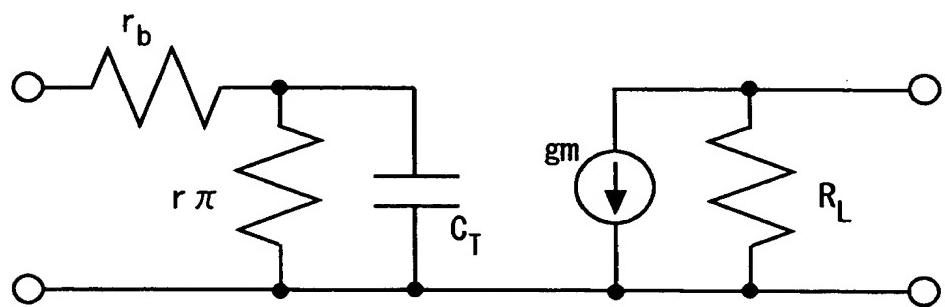
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 占有面積の大きなコンデンサを用いることなく、かつ低周波領域での利得を低下させずに、高周波領域での利得を制御することができる高周波回路を提供することである。

【解決手段】 パンジスタ100のコレクタと電源端子との間に薄膜抵抗30により構成される第1の回路3を接続し、エミッタと接地端子との間に半導体抵抗40により構成される第2の回路4を接続する。薄膜抵抗30の膜厚は補償すべき周波数での表皮深さ以下に設定する。

【選択図】 図1

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社